

投标人认为需要加以说明的其他内容

一、投标产品生产厂家简介

Synopsys 是全球集成电路设计提供电子设计自动化 (EDA) 软件工具的主导企业,为全球电子市场提供技术先进的 IC 设计与验证平台,致力于复杂的芯片上系统 (SoCs) 的开发。同时, Synopsys 公司还提供知识产权和设计服务,为客户简化设计过程,提高产品上市速度。

Synopsys 公司总部设在美国加利福尼亚州 Mountain View, 有超过 60 家分公司分布在北美、欧洲、亚洲, 并在 1995 年进入中国市场。目前在中国有北京、上海和香港及深圳四个代表处, 并拥有上海, 北京两个研发中心, 200 多 EDA 工具研发人员。

Synopsys 在中国的主要业务也从推广 EDA 工具转型为以创造价值为导向, 基于咨询提供定制解决方案。

2020 年 5 月 13 日, 新思科技名列 2020 福布斯全球企业 2000 强榜第 1410 位。

2021 年 12 月, 新思科技 (Synopsys) 近日宣布, 其 SiliconSmart®库特性表征解决方案获得台积电公司 N5、N4 及 N3 制程工艺技术认证。SiliconSmart 解决方案是新思科技 Fusion 设计平台™的一部分, 功能得到增强, 以支持先进工艺节点下单元库特性表征, 并加快 5G、高性能计算、人工智能、汽车、物联网等应用实现数字化进程的速度。

2022 年, 新思科技 (Synopsys) 宣布加入英特尔代工服务 (IFS) 新成立的 Accelerator 生态系统联盟中的 EDA 和 IP 联盟, 以助力芯片开发者应对日益严苛的创新产品开发目标。

二、投标产品说明

（一）HAPS-100 FPGA 原型验证

HAPS®-100 是业界性能最高、可扩展性最强的原型系统。它以最快的性能、最高的调试生产力和企业可扩展性提供了原型设计的下一个创新，以加快软件开发、系统验证和验证。

HAPS-100 原型系统允许设计师、软件开发人员和验证工程师通过 HAPS 网关在任何地方工作，以管理多设计、多用户部署，从而实现最大的生产力和成本效益。

HAPS 原型软件建立在 Synopsys 20 多年 FPGA 合成经验的基础上，并通过直接连接架构的时序优化提供最高性能。Synopsys 客户还可以从 Synopsys DesignWare®IP 原型套件中获益，这些套件对于加速 IP 集成、软件开发和系统验证至关重要。



主要优势：

- 最快性能：用于软件开发和系统验证，复杂 SoC 为 20-50 MHz，接口 IP 为 500 MHz。
- 最高调试效率：通过具有 4 倍信号捕获和 4 倍高调试性能的创新系统架构
- 企业和生态系统的可扩展性：通过 HAPS 网关软件实现多设计、多用户并行

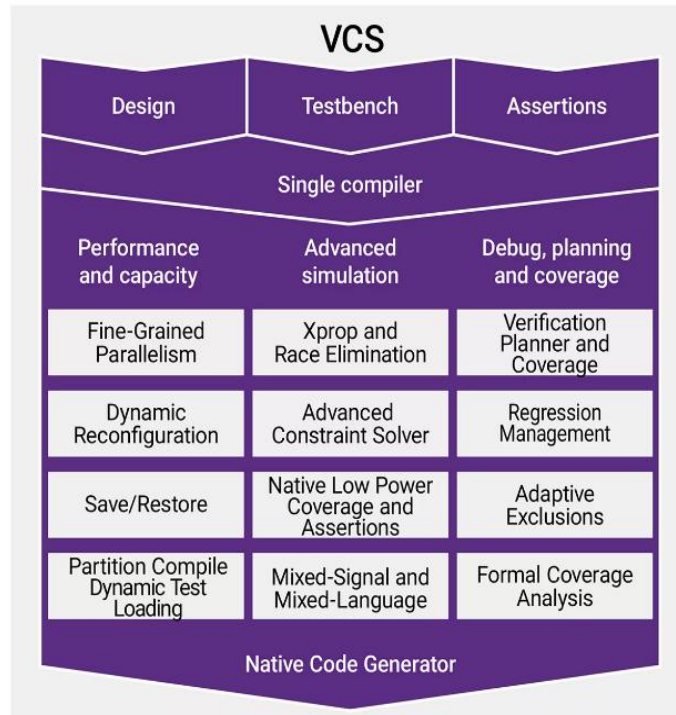
功能：

- HAP-100 包括 4 颗 AMD（原 Xilinx）VU19P FPGA，等效门数为 1.8 亿门
- 尺寸为 600x800cm, 噪音 50db，可以作为便携式桌面型原型系统
- 支持多用户同时独立工作
- 支持同一颗现场可编程门阵列（FPGA）或跨不同颗 FPGA 之间设计时序分析
- 支持对同一颗现场可编程门阵列（FPGA）或跨不同颗 FPGA 之间设计调试
- 支持可对设计全信号观测调试
- 支持常见存储器类型
- 支持单一设计在多片现场可编程门阵列（FPGA）之间自动分割

（二）VCS 数字逻辑仿真器

全球顶尖的 20 家半导体公司大多采用 Synopsys VCS®功能验证解决方案作为其主要验证解决方案。VCS 可提供业内最高性能的仿真引擎、约束条件解算器引擎。VCS 仿真引擎能够原生地充分利用当前的多核和众核 X86 处理器，配备最先进的细粒度并行（FGP）技术，通过在运行时间配置更多芯核，让用户能够轻易地加快频繁调用的长周期测试。

此外，全面的 VCS 解决方案支持原生测试平台（NTB）、广泛的 SystemVerilog、验证规划、覆盖率分析和收敛，并与业内实际的调试平台标准 Verdi 原生整合。VCS 经过独创设计，满足设计人员和验证工程师的需求，帮助他们应对当前 SoC 的挑战和复杂性。



主要功能及优势

- 支持 Verilog, VHDL, C, SystemVerilog, SystemC, E 多种语言混合仿真
- 支持 UVM 验证方法学
- 执行 OS 环境 Linux
- 编译时间：分区编译、预编译 IP、动态重新配置
- 运行时间：保存和恢复、约束条件解算器优化、细粒度并行
- 向高层建模 (SystemC、Matlab) 和 AMS 仿真接入原生低功耗、X 传播、直接接口 (DKI, DPI)
- 利用 Testbench Quality Assurance 进行功能验证质量分析
- 全面规划、覆盖率和执行管理原生集成
- VCS 通过与 Verdi®调试、VC Formal 和 VC VIP 的原生集成，可提供关键的周转时间和简便使用的优势

(三) Verification 验证 VIP

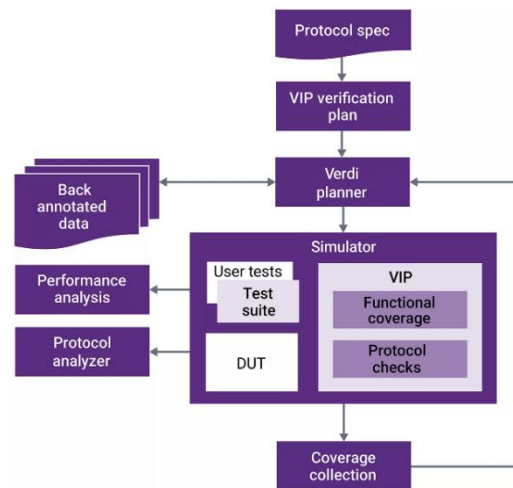
VIP 使 SoC 设计加速运行时间、调试和覆盖率收敛。

Synopsys VC 验证 IP (VIP) 让验证工程师能够根据要求使用业内最新的协议、接口和存储器来验证他们的 SoC 设计。Synopsys VIP 已在数以千计的项目中部署，支持 Arm® AMBA®, CCIX、以太网、MIPI®, PCIe®, USB、DRAM 和 FLASH 存储器、车用、显示、储存及其他总线/接口协议。

主要功能及优势：

- 100% 原生 SystemVerilog/UVM

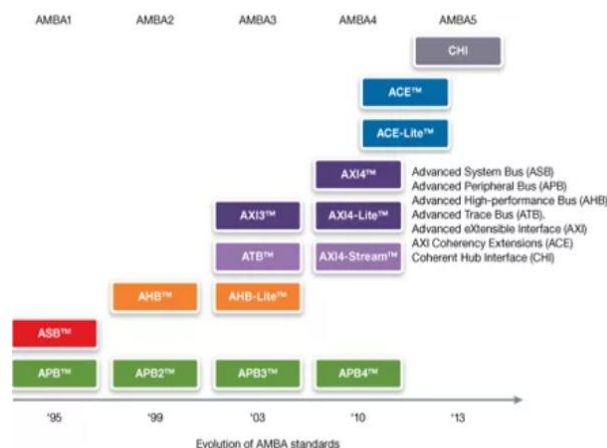
- 内置验证计划和覆盖率
- 源代码测试套件
 - 100% 原生 SystemVerilog/UVM
 - 内置验证计划和覆盖率
 - 源代码测试套件
 - Protocol aware debug 使用 Verdi® 协议分析器
 - 符合最新的协议规范



- Protocol aware debug 使用 Verdi 协议分析仪
- 符合最新的协议规范

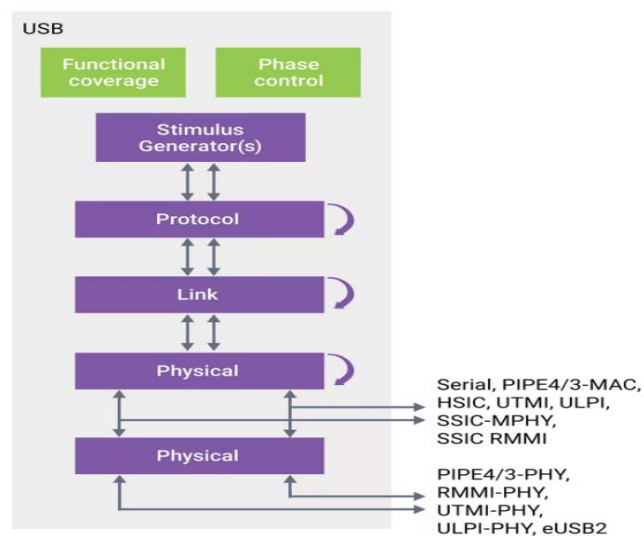
主要协议规范支持:

AMBA 协议 VIP: 用于 Arm AMBA 协议的 VC 验证 IP。Arm® AMBA® 协议的 Synopsys VIP 为基于 AMBA 的 SoC 互联和 IP 模块验证提供了完整的解决方案。Synopsys 已经与 ARM 合作多年，共同开发和测试从 AMBA 5 CHI、AMBA AXI/ACE 到 APB 的各种协议的 VIP。VIP 与 Arm 互联（包括 CCI 和 CCN 互联系列）一起进行了广泛的测试，包括 针对这些互联验证的特定测试序列、覆盖点和检查



USB协议VIP: 用于 USB 的 Synopsys®VC 验证 IP 提供了一套全面的协议、方法、验证和生产效率特性，使用户能够快速验证 USB 主机、设备和集线器，支持超高速、高速、全速、扩展超高速和低速模式。

VC VIP 基于新一代架构，在本地系统 Verilog/UVM 中实施，无需使用影响性能和易用性的语言翻译包装器。VIP 只需更低程度的工作来进行集成、配置和定制。内置验证计划、功能覆盖率、示例测试和综合序列集可加快测试平台的开发。



PCIe 协议 VIP: 用于 PCI Express (PCIe) 的 Synopsys VC 验证 IP (VIP) 提供了一套全面的协议、方法、验证和生产功能，使用户能够实现 PCI Express 1.0、2.0、3.0、4.0、5.0、6.0 和 CCIX 传输层的快速验证。

